

## Ejercicio 24c:

e) En este caso, deberemos usar un multiplexor de dos entradas de 5 bits y un módulo que verifique que la entrada (resultado del multiplexor) que decide entre la entrada externa y la registrada sea 1. Luego, si la entrada  $e_4, e_3, e_2, e_1, e_0$  se tiene la línea de control como  $l = \overline{e_4} \cdot \overline{e_3}$ .

$$\overline{e_2} \cdot \overline{e_1} \cdot e_0 = (\overline{e_4 + e_3}) \cdot (\overline{e_2 + e_1}) \cdot e_0 \text{ (ley de Morgan)} = (\overline{e_4 + e_3}) + (\overline{e_2 + e_1}) \cdot e_0 \text{ (ley de Morgan)}$$

Morgan) =  $(\overline{e_4 + e_3}) + (\overline{e_2 + e_1}) \cdot e_0$  (definición de NAND). El multiplexor para dicha  $l$  decidirá entre dejar pasar al resultado del módulo  $f(n)$  o la entrada a dicho módulo. Así se tiene:

